Содержание

[Введение 2](#_Toc9364269)

[1. постановка задачи 3](#_Toc9364270)

[2. Описание форматов команд и обрабатываемых данных 7](#_Toc9364271)

[2.1. Форматы данных 7](#_Toc9364272)

[2.2. Описание форматов команд 8](#_Toc9364273)

[3. ГСА функционирования ЦОУ 11](#_Toc9364274)

[4. Структурная схема ЦОУ 12](#_Toc9364275)

[5. Архитектура внешних выводов процессорного блока 15](#_Toc9364276)

[6. Синтез управляющего автомата 16](#_Toc9364277)

[6.1. Структурная схема УА 16](#_Toc9364278)

[6.2. Адресация микрокоманд 17](#_Toc9364279)

[6.3. Кодирование микроопераций 17](#_Toc9364280)

[6.4. Структурная схема формирователя сигналов микроопераций (ФСМО). 18](#_Toc9364281)

[6.5. Микропрограмма функционирования ЦОУ 18](#_Toc9364282)

[6.6. Разработка принципиальной схемы узла УУ 18](#_Toc9364283)

[7. Определение временных характеристик ЦОУ 30](#_Toc9364284)

[Заключение 34](#_Toc9364285)

[Библиографический список 35](#_Toc9364286)

[Приложение А. Подмножества несовместимых МО 36](#_Toc9364287)

[Приложение Б. Микропрограмма функционирования УА 37](#_Toc9364288)

# Введение

Целью данного курсового проектирования является практическое закрепление основных разделов дисциплины «Архитектура ЭВМ. Специальный раздел», посвященных изучению принципов структурной и функциональной организации цифровых вычислительных машин и их узлов, путем проектирования основных блоков компьютера.

Объектом курсового проектирования является центральное обрабатывающее устройство (ЦОУ), реализующее заданную совокупность команд из системы команд абстрактной ЦВМ[1].

Графический материал состоит из следующих чертежей:

1. Граф-схема алгоритма функционирования центрального обрабатывающего устройства – чертеж.
2. Структурная схема центрального обрабатывающего устройства − чертеж.
3. Принципиальная схема узла устройства управления с перечнем элементов – чертеж.

# 1. постановка задачи

Объектом курсового проектирования является центральное обрабатывающее устройство (ЦОУ), реализующее заданную совокупность команд из системы команд абстрактной ЦВМ.

Предполагается, что проектированию подлежит процессор с традиционной принстонской архитектурой.

К функциям процессорного блока относятся:

- управление потоком обработки команд исполняемой компьютером программы;

- управление процессом исполнения команд;

- управление процессом взаимодействия всех блоков ЦОУ.

ЦОУ обеспечивает реализацию хранящейся в ОП программы, команды которой принадлежат ограниченному (в учебных целях) множеству типовых команд, исполняемых компьютером. К ним относятся:

* арифметическая команда,
* логическая команда,
* команда пересылки данных (команда обмена данными между регистровой памятью (РП) процессора и ОП),
* команда обращения к устройству ввода/вывода,
* команда передачи управления,
* команда «стоп».

Процессор, обеспечивающий исполнение каждой команды, должен:

1. осуществить выборку команды из ОП в строгом соответствии с форматом команды,
2. расшифровать код операции в команде,
3. выполнить расшифрованную операцию,
4. подготовить компьютер к выполнению следующей команды.

Обобщенная структурная схема процессора, в котором связь между составляющими этот процессор компонентами осуществляется через систему управляемых раздельных шин, приведена на рисунке 1.



Рисунок 1. Обобщенная структурная схема процессора

На рисунке 1 используются следующие сокращения:

УУ – устройство управления;

ГСС – генератор синхросигналов,

АЛУ – арифметико-логическое устройство;

РП – сверхоперативная регистровая память;

СмА – сумматор адресный;

БУР – блок управляющих регистров, в числе которых:

* РК – регистр команд,
* СчАК – счетчик адреса команд,
* РПР – регистр признака результата,
* РКП – регистр кода прерывания (регистр флагов прерывания),
* ТП – триггер переходов;

БВР – блок внутренних регистров прямого доступа (ВР1, …, ВРk),

используемых для эффективной организации процесса исполнения команд;

ОСВ – внешние осведомительные сигналы;

УСВ – внешние управляющие сигналы;

Д – данные.

Исходные данные для курсового проектирования:

Перечень аппаратно поддерживаемых типов данных:

* F8 – 64-разрядные числа в формате с плавающей точкой (данные для арифметической команды);
* L1 – двоичный вектор длиной 1 байт (данные для логической команды);
* L4 – двоичный вектор длиной 4 байта (данные для команд обращения к памяти).

Типы команд:

* Арифметическая команда – вычитание с плавающей точкой (–);
* Логическая команда – сложение по модулю два () над вектором длиной 1 байт;
* Команда передачи управления – переход по счетчику;
* Команда обращения к памяти – запись в регистр полуслова;
* Команда ввода/вывода – передача байта из МВВ в процессор;
* Команда «Стоп».

Способы адресации операндов в команде – прямая, косвенная, регистровая, косвенная через регистр, относительная.

Основные характеристики ОП:

*  – емкость ОП в мегабайтах;
*  – ширина выборки (разрядность слова ОП в байтах);

Характеристики РП:

*  – емкость РП – определяется количеством регистров в блоке.
* Тип – универсальная регистровая память (один блок как для регистров общего назначения (РОН), так и для регистров, предназначенных для хранения чисел в формате с плавающей точкой (РПТ)).
* Разрядность регистра – 4 байта.

Тип устройства управления – управляющий автомат с программируемой логикой.

Способ адресации микрокоманд (МК) в микропрограммах (МП) – естественная адресация.

Способ кодирования поля МО в МК – горизонтально-вертикальный.

Схема узла – Формироваетль адресов (ФА).

# 2. Описание форматов команд и обрабатываемых данных

## 2.1. Форматы данных

На рисунке 2 показаны основные структурные единицы данных, обрабатываемых проектируемым устройством (а) и форматы их представления в процессе обработки (б).

Целые числа могут быть представлены как со знаком (S), так и без знака (для представления адресов). Числа со знаком представляются в дополнительном коде. Диапазон представления целых чисел – [­2n, 2n­1], где n – количество разрядов числа без учета разряда знака.

Двоичные числа с плавающей точкой представляются в виде двух чисел с фиксированной точкой: порядка (Р) и мантиссы (М), при этом Р – целое со знаком, . В случае так называемой нормализованной мантиссы  для двоичной системы счисления. Диапазон представления чисел с плавающей точкой – .



Рисунок 2. Форматы данных

## 2.2. Описание форматов команд

Будем считать, что проектируемое устройство, реализующее пять определенных вариантом задания команд, является фрагментом процессора, реализующего от 128 до 256 команд. При этом в поле КОП команды будем выделять три поля: КОП(0:1) – для кода формата команды (или кода длины команды), КОП(2:4) – для кода класса команды, КОП(5:7) – для номера команды в списке класса.

ЦОУ реализует следующие команды:

1. Вычитание чисел с плавающей точкой. Способы адресации: регистровый для первого операнда, относительный – для второго. Длина команды – 4 байта: КОП(0:7); R1(8:11) – адрес РП, содержащего первый операнд; B2(12:15) – регистр базового адреса ячейки ОП; D (16:31) – смещение. Поскольку под смещение отведено 16 бит, то размер сегмента 2D = 64 Кб. Тогда общее количество сегментов 227-16=2048. Команда формирует следующие флаги: переполнение порядка, исчезновение порядка, потеря значимости. Возможные прерывания: нарушение адресации, нарушение спецификации.

|  |  |  |  |
| --- | --- | --- | --- |
| КОП | R1 | B1 | D |
| 0 7 | 8 11 | 12 15 | 16 31 |

1. Cложение по модулю два () над вектором длиной 1 байт. Способы адресации: регистровый для первого операнда, косвенный через регистр – для второго. Длина команды – 2 байта: КОП(0:7); R1(8:11) – адрес РП, содержащего первый операнд; R2R(12:15) – регистр с адресом ячейки ОП. Возможные прерывания – нарушение адресации.

|  |  |  |
| --- | --- | --- |
| КОП | R1 | R2r |
| 0 7 | 8 11 | 12 15 |

1. Запись данных длиной в полуслово из ОП в РП. Способ адресации: регистровый для первого операнда, относительный – для второго. Длина команды – 4 байта: КОП(0:7); R1(8:11) – адрес РП, содержащего первый операнд; B2(12:15) – регистр базового адреса ячейки ОП; D (16:31) – смещение. Возможные прерывания: нарушение адресации, нарушение спецификации.

|  |  |  |  |
| --- | --- | --- | --- |
| КОП | R1 | B1 | D |
| 0 7 | 8 11 | 12 15 | 16 31 |

1. Условный переход по счетчику. Способ адресации – косвенный для первого операнда, регистровый – для второго. Длина команды – 4 байта: КОП(0:7); R1(8:11) – адрес РП, содержащего пересылаемые данные. Ау(16:31) – ячейка ОП, содержащая исполнительный адрес.

|  |  |  |  |
| --- | --- | --- | --- |
| КОП | R1 |  | Ay |
| 0 7 | 8 11 |  | 16 31 |

1. Передача байта из МВВ в процессор. Способ адресации – прямая. Длина команды – 2 байта: КОП(0:7); НУВВ(8:15) – номер устройства ввода-вывода. Общее количество адресуемых УВВ – 256.

|  |  |  |
| --- | --- | --- |
| КОП | НУВВ | |
| 0 7 | 8 | 15 |

Для заданных команд подобраны все способы адресации. Сведем полученную систему команд в таблицу 1.

Таблица 1. Система команд

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Номер класса | Номер команды | Название | Содержание | ПР | Флаги | Код двоичный | | | h-код |
| 01 | 234 | 567 |  |
| 3 | 2 | Вычитание с ПТ | (R1):=(R1)-((B1)+D) | >0 <0 =0 | A,S, ППР, ИП, ПЗ | 10 | 011 | 010 | 9А |
| 4 | 1 | Сложение по модулю 2 | (R1):=(R1)((R2)) | 0 | A | 01 | 100 | 001 | 61 |
| 1 | 3 | Запись из ОП в РП | ((B)+D) := (R1) | нет | A, S | 10 | 001 | 011 | 4В |
| 6 | 1 | Переход по счетчику | (СчАК):=(R2), если R1-1=0 | нет | A, S | 01 | 110 | 001 | 71 |
| 7 | 5 | Ввод | (ПортД):= (НУВВ) | нет | нет | 01 | 111 | 101 | 3D |
|  |  | Стоп | Стоп |  |  | 11 | 111 | 111 | FF |

# 3. ГСА функционирования ЦОУ

Алгоритм работы ЦОУ должен обеспечивать выполнение следующих действий:

1. Выборка команды;
2. Выполнение команды;
3. Если обнаружены нарушения адресации или спецификации – сформировать прерывание;
4. Подготовиться к выборке следующей команды.

Если очередная команда Стоп, то ЦОУ прекращает работу. Схема алгоритма функционирования ЦОУ представлена на рисунке 3.



Рисунок 3. Схема алгоритма функционирования ЦОУ

Длины команд составляют 2 и 4 байта, а ширина выборки – 8 байт. Корректный адрес команды при таких предположениях должен быть кратен 2, а его значение не превышать предельно допустимое, определяемое емкостью ОП.

Содержательная ГСА функционирования ЦОУ приведена на чертеже 2019.ИВТ/б-22о.23.01

# 4. Структурная схема ЦОУ

Структурная схема ЦОУ содержит следующие элементы:

Арифметико-логическое устройство (АЛУ) – предназначено для выполнения арифметических и логических операций над операндами (Р1 и Р2). Длина операндов – слово. По управляющим сигналам у21 и у36 выполняются вычитание с плавающей точкой и сложение по модулю 2 соответственно. На битах (0:1) шины АЛУ (ШАЛУ) формируется признак результата, на ШАЛУ(2:4) флаги. Осведомительный сигнал ZАЛУ формирует 1, когда выполняется операция, и 0, когда операция завершена.

Управляющий автомат (УА) – предназначен для формирования управляющих сигналов {yj}. На вход УА поступают осведомительные сигналы {xi} от операционного автомата.

Оперативная память (ОП) – необходима для хранения данных. Объем ОП составляет 256 Мб, длина слова ОП составляет 64 бита. Слово считывается из ОП по адресу, расположенному на регистре адреса оперативной памяти (АРП) (длина регистра составляет ]log2(Еоп)[ = 25 бит), целиком в регистр слова регистровой памяти (СРП) (длина регистра = ШВ = 64 бит). По управляющим сигналам у4 и у40 выполняется чтение двойного слова из ОП и запись двойного слова в ОП соответственно. Осведомительный сигнал ZОП формирует 0 по окончании процедуры записи (считывания) в (из) ОП.

Модуль ввода/вывода (МВВ) – предназначен для реализации конкретной команды ввода/вывода на конкретном устройстве. Организация ввода/вывода осуществляется по принципу программного управления, т.е. по инициативе процессора и под его полным контролем. Управляющий сигнал y47 осуществляет передачу байта из УВВ на порт данных ЦОУ. Осведомительный сигнал ZВВ формирует 0 по завершении операции.

Регистровая память (РП) – предназначена для временного хранения данных в формате с фиксированной и плавающей точкой. Объем РП – 32 регистра (16 регистров общего назначения (РОН), 16 регистров с плавающей точкой (РПТ)). Регистр адреса регистровой памяти (АРП) (длина составляет ]log2(Ерп)[ = 5 бит) содержит номер выбираемого регистра. Через регистр слова регистровой памяти (СРП) осуществляется запись или считывание данных. Длина всех регистров составляет 4 байта. По управляющим сигналам у13 и у23 осуществляется чтение слова регистровой памяти и запись слова регистровой памяти соответственно.

Триггер команды (ТРК) – триггер, состояние которого указывает на номер полуслова, загружаемого из ОП.

Триггер перехода (ТП) - сбрасывается в нулевое состояние, если исполняемая команда относится к группе команд обработки данных, и устанавливается в 1 в случае формирования адреса перехода при исполнении команды передачи управления.

Регистр признаков (РПр) – содержит информацию о признаке результата операции на АЛУ. Длина – 2 бита.

Регистр флагов (РФл) – содержит информацию о сформированных флагах после операции на АЛУ. Длина – 3 бита.

Флаг нарушения адресации (А) устанавливается в единичное состояние, если обнаружено нарушение адресации.

Флаг нарушения спецификации (S) устанавливается в единичное состояние, если обнаружено нарушение спецификации.

Флаг прерывания K (резервная команда) устанавливается в единичное состояние, если код выбранной на РК команды не совпадает с кодом ни одной из реализованных команд.

Порт данных (ПортД) – предназначен для хранения данных в процессе обмена информацией процессора с ОП и устройствами ввода/вывода (УВВ).

Порт адреса (ПортА) – предназначен для хранения в процессоре адреса слова ОП или номера УВВ.

Счетчик адреса команды (СчАК), предназначенный для хранения адреса очередной выбираемой из ОП команды, обеспечивает адресацию к любому байту ОП. Разрядность СчАК равна разрядности АОП + 3 разряда для определения байта в двойном слове и составляет 28 разрядов.

Сумматор адреса (СмА), предназначен для вычисления исполнительного адреса (АИСП) в случае его задания в виде нескольких компонент (например, при относительной адресации АИСП=(B)+D). СмА содержит 29 разрядов (старший разряд фиксируют переполнение).

Буферный регистр(БР) предназначен для запоминания второго полуслова слова считанного из ОП. БР позволяет уменьшить количество обращений к оперативной памяти. Возможность использования информации из ранее выбранного слова имеет смысл лишь в том случае, когда сохраняется естественный порядок выполнения команд, а если была выполнена команда передачи управления, то данные в буферном регистре не действительны. Буферный регистр является 64-разрядным.

Регистр команд (РК) – содержит код считанной команды из ОП. Разрядность РК определяется самой длинной командой и составляет 32 разряда.

Структурная схема ЦОУ приведена на чертеже 2019.ИВТ/б-22о.23.02

# 5. Архитектура внешних выводов процессорного блока

Архитектура внешних выводов ориентирована на использование корпусов со 132 выводами. К ним относятся:

1. 1:64 – выводы данных;
2. 65:96 – адресные выводы (25 + 7 для увеличения разрядности ША);
3. 97 – используется для сигнала «ЧтОП»;
4. 98 – используется для сигнала «ЗпОП»;
5. 99 – питание;
6. 100 – используется для сигнала «Ввод»;
7. 101 – используется для приема сигнала готовности (ZОП , ZВВ) от медленных внешних по отношению к процессору устройств (ОП, МВВ);
8. 102 – сброс;
9. 103 – установка;
10. 104 –синхронизация;
11. 105:132 – земля.

УГО ЦОУ представлено на рисунке 5.



Рисунок 5. УГО ЦОУ

# 6. Синтез управляющего автомата

## 6.1. Структурная схема УА

Структурная схема УА приведена на рисунке 6.



Рисунок 6. Структурная схема УА

Память микропрограмм (ПМП) организована в виде ПЗУ. В качестве АМК используется счетчик. Пуск автомата осуществляется подачей в схему управляющего сигнала **В**, разрешающего подачу тактирующих сигналов на ПМП, останов – подачей управляющего сигнала **А**. Сигнал Сброс или Уст (установка) устанавливает на СчАМК адрес начальной микрокоманды в микропрограмме. Управляющий сигнал ЧтМК выбирает из ПМП на регистр МК (РМК) очередную МК. Схема формирователя сигналов МО (ФСМО) расшифровывает поле МО и вырабатывает управляющие сигналы, инициирующие выполнение процессором конкретной МК. Формирователь адреса, сравнивая поле ЛУ в МК с двоичным вектором осведомительных сигналов (x1, x2,…,x31), принимает решение о передаче кода на СчАМК.

## 6.2. Адресация микрокоманд

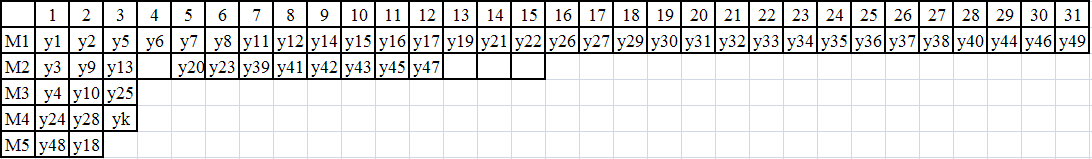
Использование принципа естественной адресации МК предполагает использование двух различных форматов МК: **В.М** – для операционных МК и   **В.Х.А** – для управляющих МК. Здесь В, М, Х, А – поля микрокоманд: В – одноразрядное поле бит-маркера (В=0 для операционных МК и В=1 для управляющих МК), М – поле для представления кода МО, включенных в МК, Х – поле кода (номера) проверяемого логического условия, А – поле адреса МК, исполнение которой осуществляется в случае истинности проверяемого логического условия.

## 6.3. Кодирование микроопераций

При горизонтально-вертикальном способе кодирования МО, все множество МО разбивается на подмножества, в каждое из которых включаются только несовместимые по времени исполнения МО. Внутри каждого подмножества сигналы управления кодируются вертикальным способом. Подмножества в операционной части МК располагаются по горизонтальному принципу. Другое название этого способа – кодирование раздельными полями. Расшифровка кодов МО осуществляется ФСМО, представляющим собой R дешифраторов (по одному на каждое выделенное подмножество МО).

Разобьем все микрооперации на подмножества несовместимых (приложение А) и объединим их в группы по 15 (максимально) микроопераций. Получим следующую таблицу:

Таблица 2. Кодирование МО



y52

y51

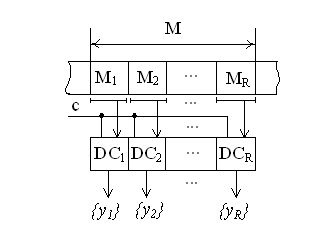
y50

Номер микрооперации в подмножестве определяет ее код. Всего выделено 5 подмножеств, которые определяют формат операционной микрокоманды:

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| B | M1 | | | | | M2 | | | | M3 | | M4 | | | M5 | | |
| 0 |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |

Рисунок 7. Формат операционной микрокоманды

## 6.4. Структурная схема формирователя сигналов микроопераций (ФСМО).



## 6.5. Микропрограмма функционирования ЦОУ

Количество осведомительных сигналов ЦОУ – 31, что потребует 5 бит в поле МК для логического условия. Общее количество микрокоманд составляет 117, что потребует 7 бит в поле МК для определения адреса. Формат управляющей микрокоманды представлен на рисунке 8.

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| B | X | | | | | A | | | | | | |
| 1 |  |  |  |  |  |  |  |  |  |  |  |  |

Рисунок 8. Управляющая микрокоманда

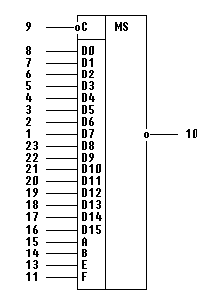
Микропрограмма функционирования УА представлена в приложении Б.

## 6.6. Разработка принципиальной схемы узла УУ

Электрическая принципиальная схема формирователя адресов (ФА) приведена на чертеже 2019.ИВТ/б-22о.23.03.

|  |
| --- |
| В качестве выбора условия используется МС К155КП1. Микросхема представляет собой селектор-мультиплексор данных на 16 каналов со стробированием. Позволяет с помощью четырех адресных входов A-F передать данный поступающие на один из входов D0-D15 к выходу Y. Если на вход разрешения С подано напряжение высокого уровня, то на выходе Y также появится высокий уровень независимо от адреса остальных входов. Напряжение низкого уровня на входе Е разрешает прохождение данных от входов D0-D15. Корпус К155КП1 типа 239.24-1, масса не более 4 г. |

|  |
| --- |
| 239.24-1 package view  Рисунок 9.9. Корпус ИМС К155КП1 |

1 - вход информационный D7;  
2 - вход информационный D6;  
3 - вход информационный D5;  
4 - вход информационный D4;  
5 - вход информационный D3;  
6 - вход информационный D2;  
7 - вход информационный D1;  
8 - вход информационный D0;  
9 - стробирующий вход; 10 - выход;  
11 - вход адресный F; 12 - общий;  
13 - вход адресный E;  
14 - вход адресный B; 15 - вход адресный A;  
16 - вход информационный D15;  
17 - вход информационный D14;  
18 - вход информационный D13;  
19 - вход информационный D12;  
20 - вход информационный D11;  
21 - вход информационный D10;  
22 - вход информационный D9;

23 - вход информационный D8;  
24 - напряжение питания;

Рисунок 9.10. УГО К155КП1

Таблица . Электрические параметры К155КП1

|  |  |  |
| --- | --- | --- |
| 1 | Номинальное напряжение питания | 5 В plus minus5 % |
| 2 | Выходное напряжение низкого уровня | не более 0,4 В |
| 3 | Выходное напряжение высокого уровня | не менее 2,4 В |
| 4 | Входной ток низкого уровня | не более -1,6 мА |
| 5 | Входной ток высокого уровня | не более 0,04 мА |
| 6 | Ток потребления | не более 68 мА |
| 7 | Потребляемая статическая мощность | не более 357 мВт |
| 8 | Время задержки распространения при включении     по стробирующему входу 9     по адресным входам 11,13,14,15     по информационным входам 1-8, 16-23 | не более 30 нс не более 33 нс не более 14 нс |
| 9 | Время задержки распространения при выключении     по стробирующему входу 9     по адресным входам 11,13,14,15     по информационным входам 1-8, 16-23 | не более 24 нс не более 35 нс не более 20 нс |

Зарубежные аналоги **SN74150N** [4-6]

Общее количество условий 32, поэтому в принципиальной схеме используются две МС К155КП1.

# 7. Определение временных характеристик ЦОУ

Временные характеристики работы ЦОУ рассчитываются, исходя из алгоритма функционирования ЦОУ (алгоритма исполнения МК) и схемотехнических особенностей реальных схем, составляющих процессор.

Промежуток времени, достаточный для реализации процессором любой МК, называется тактом. Другими словами, такт – это период синхросерии, обеспечивающей стабильную работу операционного устройства (ОУ). Так как любое ОУ, в том числе и проектируемое ЦОУ, состоит из управляющего устройства (управляющего автомата) и обрабатывающего блока (операционного автомата), такт операционного устройства в случае последовательной работы УУ и ОБ определяется по формуле:

,

где − время срабатывания управляющего устройства,

− время срабатывания обрабатывающего блока, определяемое по времени исполнения самой длительной МО [1]. Расчетное значение тактовой частоты определяется величиной F=1/TОУ.

Временная диаграмма работы ОУ с учетом реальных задержек в схемах устройства строится в соответствии со следующими временными соотношениями:

, где  − максимальное время выборки слова из ПМП;

нс

, где  − время, необходимое для записи слова в РМК;

нс

, где  − время срабатывания ФСМО (схема этого устройства и время срабатывания зависит от используемого способа кодирования МО),  − суммарное время срабатывания всех схем, включенных в ФА;

нс

, где − время исполнения в ОБ *k*-ой микрооперации (в случае синхронизации с постоянным тактом);

нс

; , где  − время срабатывания счетчика АМК (СчАК);

нс

нс



нс – интервал δ, гарантирующий загрузку «правильного слова» в РМК.

 нс

На рисунке 10 приведена временная диаграмма процесса исполнения МК.



Рисунок 10. Временная диаграмма процесса исполнения МК

Расчетное значение тактовой частоты определяется величиной F=1/TОУ.

 Гц

Рабочая частота Fр выбирается из гостированного ряда частот {F} при условии, что FР≤0,8F.

Гц

Таким образом, рабочая частота составляет 1 МГц[3].

Выполним моделирование на следующем участке ГСА:



Входные данные: адрес микрокоманды – 93, условие x31 – 0.

Из ПМП на РК поступает следующая команда:

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| A |  | B | M1 | | | | | M2 | | | | M3 | | M4 | | | M5 | | |
|  | X | | | | | A | | | | | | |  |  |  |  |  |
| A+93 |  | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | x | x | x | x | x |

Поскольку бит В (РМК(0)) равен 1, то микрокоманда управляющая (на входах разрешения дешифраторов ФСМО формируется сигнал уровня логическая 1). Значение бита РМК(1) выбирает мультиплексор DD2, на который подается значение условия х31 (уровень логического нуля). Сигнал Хх с выхода мультиплексора формирует сигналы ~LD (логическая 1) и +1 (↑), что увеличивает значение СчАМК на единицу. Полученный адрес поступает на адресные входы ПМП.

Из ПМП на РК поступает следующая команда:

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| A |  | B | M1 | | | | | M2 | | | | M3 | |  | M4 | |  | M5 | |
|  | X | | | | |  | | A | | | | | |  |  |  |  |
| A+94 |  | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 1 |

Данная микрокоманда является операционной. На все дешифраторы ФСМО поступают сигналы разрешения дешифрации. Получаем следующие МО: 11111 - у49; 0011 - у13; 10 - у4; 010 - у28; 001 - у48.

Вырабатываются сигналы ~LD (логическая 1) и +1 (↑) что обеспечивает переход на следующий адрес.

Из ПМП на РК поступает следующая команда:

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| A |  | B | M1 | | | | | M2 | | | | M3 | | M4 | | | M5 | | |
|  | X | | | | | A | | | | | | |  |  |  |  |  |
| A+95 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |

Данная микрокоманда является управляющей. Выбирается мультиплексор DD1, на выходе которого формируется логическая 1. Этот сигнал формирует ~LD(↓) и +1(логический 0), что обеспечивает загрузку адреса из поля адреса в РМК в СчАМК. Модифицированный адрес (84) поступает на входы ПМП.

# Заключение

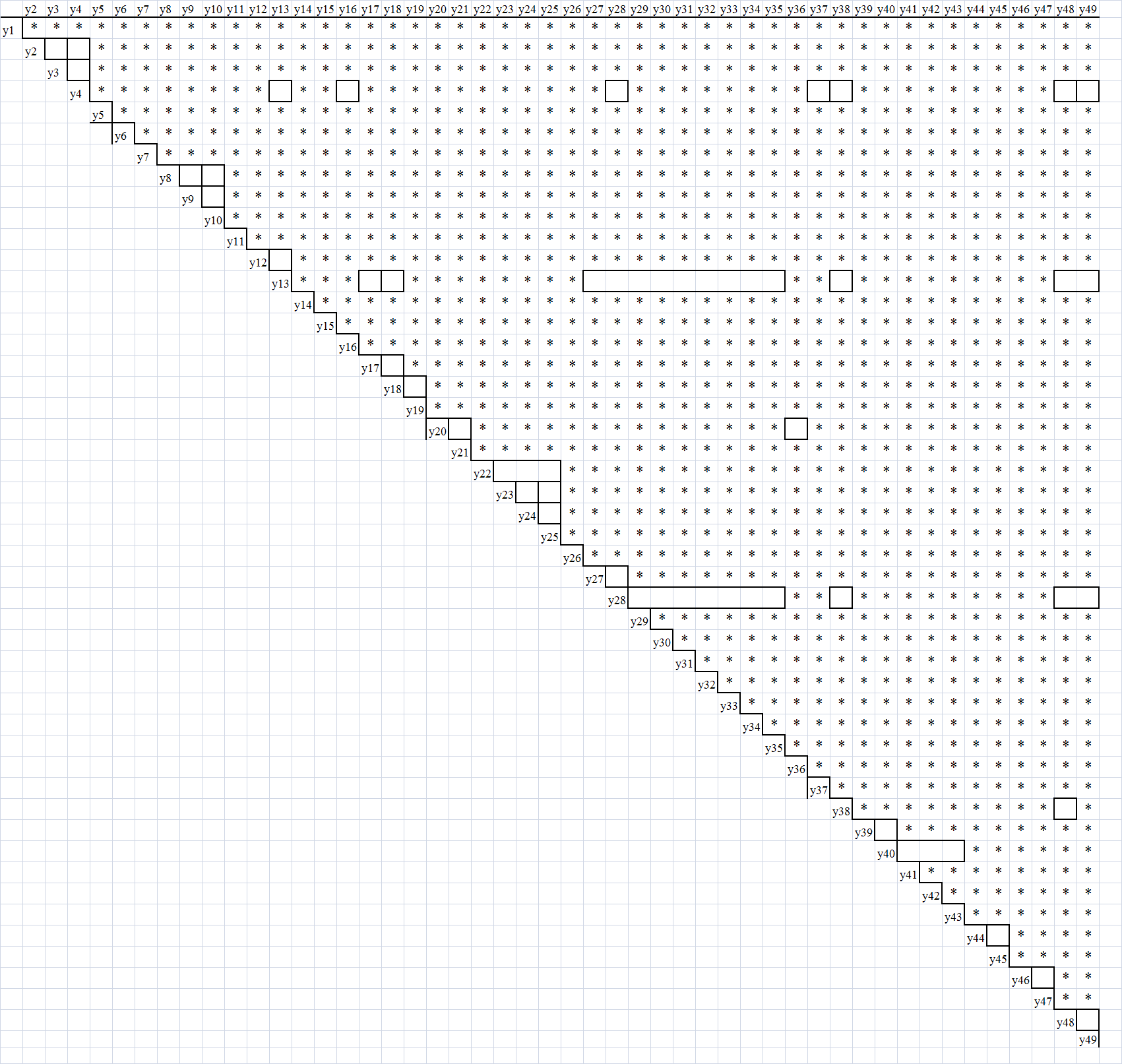
В ходе курсовой работы было спроектировано ЦОУ, способное выполнять определенную часть из общей системы команд. Устройство управления представляет собой управляющий автомат с программируемой логикой и естественным принципом адресации. Результатом данной курсовой работы является:

1. Определенные форматы команд и данных и сформированная система команд;
2. Содержательная граф-схема функционирования ЦОУ;
3. Структурная схема ЦОУ;
4. Архитектура внешних выводов ЦОУ;
5. Форматы микрокоманд, кодирование микрокоманд и микропрограмма функционирования управляющего автомата;
6. Принципиальная схема узла УУ;
7. Рассчитанные временные характеристики ЦОУ.

# Библиографический список

1. Синтез центрального обрабатывающего устройства ЦВМ: Методические указания к курсовому проектированию по дисциплине «Цифровые ЭВМ» для студентов направления 6.050102 – «Компьютерная инженерия» дневной и заочной форм обучения/ Разраб. Ю.К.Апраксин, Т.В.Волкова. − Сева­стополь: Изд-во СевНТУ, 2008. − 36с.
2. Синтез управляющих автоматов с программируемой логикой: Методические указания к циклу лабораторных работ по дисциплине «Цифровые ЭВМ» для студентов направления 6.050102 – «Компьютерная инженерия» дневной формы обучения/ Разраб. Ю.К.Апраксин, Т.В.Волкова. − Сева­стополь: Изд-во СевНТУ, 2009. − 44 с.
3. Альтшуллер Г.Б. Кварцевые генераторы: Справ. пособие/ Г.Б. Альтшуллер, Н.Н. Елфимов, В.Г. Шакулин – М.: Радио и связь, 1984. – 232 с., ил.
4. Шило В.Л. Популярные цифровые микросхемы: Справочник. – М.: Радио и связь, 1987 – 352с.
5. А. В. Нефедов. Интегральные микросхемы и их зарубежные аналоги: Справочник. Том 2./А. В. – М.:ИП РадиоСофт, 1998г. - 640с.:ил.
6. Перельман Б.Л.,Шевелев В.И. Отечественные микросхемы и зарубежные аналоги Справочник. "НТЦ Микротех", 1998г.,376 с.

# Приложение А. Подмножества несовместимых МО



Точкой обозначены несовместимые МО.

# Приложение Б. Микропрограмма функционирования УА

Микропрограмма в символическом виде:

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| A | B | M | | |
| X | A | |
| A+0 | 1 | x1 | A+27 | |
| A+1 | 1 | x2 | A+5 | |
| A+2 | 0 | y2 y3 y4 | | |
| A+3 | 1 | x3 | A+3 | |
| A+4 | 0 | y5 | | |
| A+5 | 1 | x4 | A+10 | |
| A+6 | 0 | y6 | | |
| A+7 | 1 | x5 | A+11 | |
| A+8 | 0 | y8 y9 | | |
| A+9 | 1 | xбп | A+1 | |
| A+10 | 0 | y7 | | |
| A+11 | 0 | y8 y10 | | |
| A+12 | 1 | x6 | A+20 | |
| A+13 | 1 | x14 | A+45 | |
| A+14 | 1 | x17 | A+76 | |
| A+15 | 1 | x19 | A+103 | |
| A+16 | 1 | x24 | A+113 | |
| A+17 | 1 | x26 | A+116 | |
| A+18 | 0 | y52 | | |
| A+19 | 1 | xбп | A+116 | |
| A+20 | 0 | y11 | | |
| A+21 | 1 | x7 | A+29 | |
| A+22 | 1 | x8 | A+25 | |
| A+23 | 0 | y12 y13 | | |
| A+24 | 0 | y14 | | |
| A+25 | 1 | x9 | A+31 | |
| A+26 | 1 | x26 | A+33 | |
| A+27 | 0 | y1 | | |
| A+28 | 1 | xбп | A+116 | |
| A+29 | 0 | y1 | | |
| A+30 | 1 | xбп | A+116 | |
| A+31 | 0 | y15 | | |
| A+32 | 1 | xбп | A+116 | |
| A+33 | 0 | y16 y4 | | |
| A+34 | 1 | x3 | A+34 | |
| A+35 | 1 | x11 | A+42 | |
| A+36 | 0 | y17 y18 y13 | | |
| A+37 | 0 | y20 y21 | | |
| A+38 | 1 | x12 | A+38 | |
| A+39 | 0 | y22 y23 y24 y25 | | |
| A+40 | 1 | x13 | A+44 | |
| A+41 | 1 | xбп | A+116 | |
| A+42 | 0 | y19 y18 y13 | | |
| A+43 | 1 | xбп | A+37 | |
| A+44 | 1 | xбп | A+0 | |
| A+45 | 0 | y12 y13 | | |
| A+46 | 0 | y26 | | |
| A+47 | 1 | x9 | A+31 | |
| A+48 | 0 | y16 y4 | | |
| A+49 | 1 | x3 | A+49 | |
| A+50 | 1 | x11 | A+65 | |
| A+51 | 1 | x15 | A+60 | |
| A+52 | 1 | x16 | A+58 | |
| A+53 | 0 | y27 y28 y13 | | |
| A+54 | 0 | y20 y36 | | |
| A+55 | 1 | x12 | A+55 | |
| A+56 | 0 | y22 y23 y24 | | |
| A+57 | 1 | xбп | A+0 | |
| A+58 | 0 | y29 y28 y13 | | |
| A+59 | 1 | xбп | A+54 | |
| A+60 | 1 | x16 | A+63 | |
| A+61 | 0 | y30 y28 y13 | | |
| A+62 | 1 | xбп | A+54 | |
| A+63 | 0 | y31 y28 y13 | | |
| A+64 | 1 | xбп | A+54 | |
| A+65 | 1 | x15 | A+71 | |
| A+66 | 1 | x16 | A+69 | |
| A+67 | 0 | y32 y28 y13 | | |
| A+68 | 1 | xбп | A+54 | |
| A+69 | 0 | y33 y28 y13 | | |
| A+70 | 1 | xбп | A+54 | |
| A+71 | 1 | x16 | A+74 | |
| A+72 | 0 | y34 y28 y13 | | |
| A+73 | 1 | xбп | A+54 | |
| A+74 | 0 | y35 y28 y13 | | |
| A+75 | 1 | xбп | A+54 | |
| A+76 | 1 | x18 | A+82 | |
| A+77 | 0 | y37 y4 | | |
| A+78 | 1 | x3 | A+78 | |
| A+79 | 1 | x27 | A+91 | |
| A+80 | 1 | x28 | A+83 | |
| A+81 | 1 | xбп | A+31 | |
| A+82 | 1 | xбп | A+116 | |
| A+83 | 1 | x30 | A+27 | |
| A+84 | 0 | y38 y48 y4 y28 y13 | | |
| A+85 | 1 | x3 | A+85 | |
| A+86 | 1 | x11 | A+98 | |
| A+87 | 1 | x15 | A+96 | |
| A+88 | 0 | y39 y40 | | |
| A+89 | 1 | x3 | A+89 | |
| A+90 | 1 | xбп | A+0 | |
| A+91 | 1 | x29 | A+93 | |
| A+92 | 1 | xбп | A+31 | |
| A+93 | 1 | x31 | A+27 | |
| A+94 | 0 | y49 y48 y4 y28 y13 | | |
| A+95 | 1 | xбп | A+84 | |
| A+96 | 0 | y41 y40 | | |
| A+97 | 1 | xбп | A+89 | |
| A+98 | 1 | x15 | A+101 | |
| A+99 | 0 | y42 y40 | | |
| A+100 | 1 | xбп | A+89 | |
| A+101 | 0 | y43 y40 | | |
| A+102 | 1 | xбп | A+89 | |
| A+103 | 0 | y37 y4 | | |
| A+104 | 1 | x3 | A+104 | |
| A+105 | 0 | y48 y4 | | |
| A+106 | 1 | x3 | A+106 | |
| A+107 | 0 | y28 y13 | | |
| A+108 | 0 | y20 y50 y51 | | |
| A+109 | 1 | x12 | A+109 | |
| A+110 | 1 | x13 | A+112 | |
| A+111 | 1 | xбп | | A+116 |
| A+112 | 0 | y44 y45 | | |
| A+113 | 1 | xбп | | A+0 |
| A+114 | 0 | y46 y47 | | |
| A+115 | 1 | x25 | A+115 | |
| A+116 | 0 | yk | | |

Микропрограмма в двоичном виде:

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| A |  | B | M1 | | | | | M2 | | | | M3 | | M4 | | | M5 | | |
|  | X | | | | | A | | | | | | |  |  |  |  |  |
| A+0 |  | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | x | x | x | x | x |
| A+1 |  | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | x | x | x | x | x |
| A+2 |  | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+3 |  | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | x | x | x | x | x |
| A+4 |  | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+5 |  | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | x | x | x | x | x |
| A+6 |  | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+7 |  | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | x | x | x | x | x |
| A+8 |  | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+9 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | x | x | x | x | x |
| A+10 |  | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+11 |  | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+12 |  | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+13 |  | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | x | x | x | x | x |
| A+14 |  | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | x | x | x | x | x |
| A+15 |  | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | x | x | x | x | x |
| A+16 |  | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | x | x | x | x | x |
| A+17 |  | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+18 |  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| A+19 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+20 |  | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+21 |  | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | x | x | x | x | x |
| A+22 |  | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | x | x | x | x | x |
| A+23 |  | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+24 |  | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+25 |  | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | x | x | x | x | x |
| A+26 |  | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | x | x | x | x | x |
| A+27 |  | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+28 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+29 |  | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+30 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+31 |  | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+32 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+33 |  | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+34 |  | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | x | x | x | x | x |
| A+35 |  | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | x | x | x | x | x |
| A+36 |  | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| A+37 |  | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+38 |  | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | x | x | x | x | x |
| A+39 |  | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 |
| A+40 |  | 1 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | x | x | x | x | x |
| A+41 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+42 |  | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| A+43 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | x | x | x | x | x |
| A+44 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | x | x | x | x | x |
| A+45 |  | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+46 |  | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+47 |  | 1 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | x | x | x | x | x |
| A+48 |  | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+49 |  | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | x | x | x | x | x |
| A+50 |  | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | x | x | x | x | x |
| A+51 |  | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | x | x | x | x | x |
| A+52 |  | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | x | x | x | x | x |
| A+53 |  | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| A+54 |  | 0 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+55 |  | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | x | x | x | x | x |
| A+56 |  | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| A+57 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | x | x | x | x | x |
| A+58 |  | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| A+59 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | x | x | x | x | x |
| A+60 |  | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | x | x | x | x | x |
| A+61 |  | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| A+62 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | x | x | x | x | x |
| A+63 |  | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| A+64 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | x | x | x | x | x |
| A+65 |  | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | x | x | x | x | x |
| A+66 |  | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | x | x | x | x | x |
| A+67 |  | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| A+68 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | x | x | x | x | x |
| A+69 |  | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| A+70 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | x | x | x | x | x |
| A+71 |  | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | x | x | x | x | x |
| A+72 |  | 0 | 1 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| A+73 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | x | x | x | x | x |
| A+74 |  | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| A+75 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | x | x | x | x | x |
| A+76 |  | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 1 | 0 | x | x | x | x | x |
| A+77 |  | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+78 |  | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | x | x | x | x | x |
| A+79 |  | 1 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | x | x | x | x | x |
| A+80 |  | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | x | x | x | x | x |
| A+81 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | x | x | x | x | x |
| A+82 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+83 |  | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | x | x | x | x | x |
| A+84 |  | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| A+85 |  | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | 1 | x | x | x | x | x |
| A+86 |  | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 0 | x | x | x | x | x |
| A+87 |  | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | x | x | x | x | x |
| A+88 |  | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+89 |  | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | x | x | x | x | x |
| A+90 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | x | x | x | x | x |
| A+91 |  | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 1 | x | x | x | x | x |
| A+92 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | x | x | x | x | x |
| A+93 |  | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | x | x | x | x | x |
| A+94 |  | 0 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| A+95 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+96 |  | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+97 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | x | x | x | x | x |
| A+98 |  | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | x | x | x | x | x |
| A+99 |  | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+100 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | x | x | x | x | x |
| A+101 |  | 0 | 1 | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+102 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 1 | 1 | 0 | 0 | 1 | x | x | x | x | x |
| A+103 |  | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+104 |  | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | x | x | x | x | x |
| A+105 |  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 |
| A+106 |  | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | x | x | x | x | x |
| A+107 |  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+108 |  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 |
| A+109 |  | 1 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | x | x | x | x | x |
| A+110 |  | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | x | x | x | x | x |
| A+111 |  | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | x | x | x | x | x |
| A+112 |  | 0 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+113 |  | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | x | x | x | x | x |
| A+114 |  | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| A+115 |  | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | x | x | x | x | x |
| A+116 |  | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 0 | 0 |